

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-056228

(43)Date of publication of application : 19.02.2004

(51)Int.Cl.

H04N 5/76  
G11B 20/10

(21)Application number : 2002-207500

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 16.07.2002

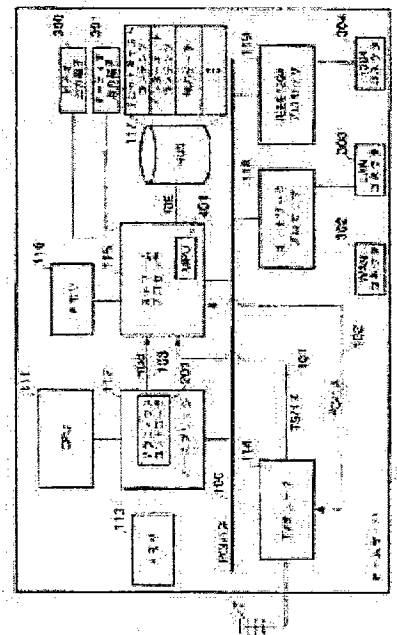
(72)Inventor : ISHIBASHI YASUHIRO

## (54) INFORMATION PROCESSING APPARATUS

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an information processing apparatus capable of efficiently processing stream data without incurring an increase in bus traffic.

**SOLUTION:** A home server 11 is provided with a stream processor 115 including: a first interface connected to a disk storage device 117; and a second interface connected to a TV tuner 114 in addition to a CPU 111 for managing data recorded in the disk storage section 117. The stream processor 115 executes writing of data to the disk storage device 117 and reading of data from the disk storage device 117 in response to a disk access request from the CPU 111. By employing the stream processor 115, the stream data received by the TV tuner 114 to the disk storage device 117 not through a PCI bus 100 under the control of the CPU 111.



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-56228

(P2004-56228A)

(43) 公開日 平成16年2月19日(2004.2.19)

(51) Int. Cl.<sup>7</sup>

F1

テーマコード(参考)

H04N 5/76

H04N 5/76

Z

5C052

G11B 20/10

G11B 20/10

D

5D044

審査請求 有 請求項の数 16 OL (全 19 頁)

(21) 出願番号 特願2002-207500 (P2002-207500)  
(22) 出願日 平成14年7月16日(2002.7.16)(71) 出願人 000003078  
株式会社東芝  
東京都港区芝浦一丁目1番1号  
(74) 代理人 100058479  
弁理士 鈴江 武彦  
(74) 代理人 100084618  
弁理士 村松 貞男  
(74) 代理人 100068814  
弁理士 坪井 淳  
(74) 代理人 100092196  
弁理士 橋本 良郎  
(74) 代理人 100091351  
弁理士 河野 哲  
(74) 代理人 100088683  
弁理士 中村 誠

最終頁に続く

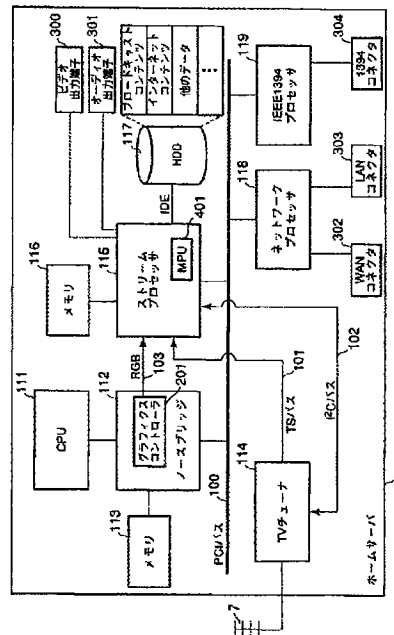
(54) 【発明の名称】 情報処理装置

(57) 【要約】

【課題】 バストラフィックの増大を招くことなく、ストリームデータを効率よく処理可能にする。

【解決手段】 ホームサーバ11においては、ディスク記憶装置117に記録されたデータを管理するCPU111に加え、ディスク記憶装置117に接続された第1のインタフェースとTVチューナ114に接続された第2のインタフェースとを有するストリームプロセッサ115が設けられている。ストリームプロセッサ115は、CPU111からのディスクアクセス要求に応じてディスク記憶装置117へのデータの書き込みおよびディスク記憶装置117からのデータの読み出しを実行する。ストリームプロセッサ115を用いることにより、CPU111の制御の下に、TVチューナ114によって受信されたストリームデータをPCIバス100を介さずにディスク記憶装置117に記録することが可能となる。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

ストリームデータを記憶装置に記録可能な情報処理装置において、  
前記情報処理装置内の各種データ転送に使用される第 1 のバスと、  
前記記憶装置に記録されたデータをファイルとして管理する第 1 のプロセッサと、  
外部から供給されるストリームデータを受信する受信装置と、  
前記受信装置によって受信されたストリームデータを転送する第 2 のバスと、前記第 1 の  
プロセッサから前記第 1 のバスを介して入力されるアクセス要求に応じて、前記第 2 のバ  
スを介して前記受信装置から入力されるストリームデータおよび前記第 1 のバスを介して  
前記第 1 のプロセッサから入力されるファイル制御情報を、前記記憶装置に接続された第 3  
のバスを介して前記記憶装置に記憶する第 2 のプロセッサとを具備したことを特徴とする  
情報処理装置。 10

**【請求項 2】**

前記ストリームデータは放送コンテンツデータであり、  
前記受信装置は、放送コンテンツデータを受信するチューナユニットを含むことを特徴と  
する請求項 1 記載の情報処理装置。

**【請求項 3】**

前記第 2 のプロセッサは、  
前記第 1 のプロセッサがアクセス可能なメモリアドレス空間内に割り当てられ、前記第 2  
のバスを介して前記受信装置から入力される前記ストリームデータを一時的に格納するバ  
ッファメモリを含み、 20  
前記第 1 のプロセッサは、  
前記バッファメモリに格納されたデータを前記記憶装置に書き込むことを前記第 2 のプロ  
セッサに指示するアクセス要求を、前記第 1 のバスを介して前記第 2 のプロセッサに通知  
する手段を含むことを特徴とする請求項 1 記載の情報処理装置。

**【請求項 4】**

前記第 2 のプロセッサは、  
前記第 1 のプロセッサがアクセス可能なメモリアドレス空間内に割り当てられ、前記第 2  
のバスを介して前記受信装置から入力される前記ストリームデータを一時的に格納するバ  
ッファメモリと、 30  
前記ストリームデータが格納された前記バッファメモリ上の格納位置を示すメモリアドレ  
スと前記格納されたストリームデータのデータサイズを示すポインタ情報を、前記第 1 の  
バスを介して前記第 1 のプロセッサに通知する手段とを含み、  
前記第 1 のプロセッサは、  
前記第 2 のプロセッサから通知される前記ポインタ情報に基づいて、前記バッファメモリ  
に格納されたストリームデータを前記記憶装置に書き込むことを前記第 2 のプロセッサに  
指示するアクセス要求を生成する手段と、  
前記生成されたアクセス要求を前記第 1 のバスを介して前記第 2 のプロセッサに通知する  
手段とを含むことを特徴とする請求項 1 記載の情報処理装置。

**【請求項 5】**

前記受信装置によって受信されたストリームデータは、圧縮符号化されたビデオデータを  
含み、  
前記第 2 のプロセッサは、  
外部のビデオモニタにビデオデータを出力するためのビデオ出力インタフェースと、  
前記第 1 のバスを介して前記第 1 のプロセッサから通知されるデコード要求に応じて、前  
記記憶装置に記憶されたストリームデータをデコードする手段と、  
前記第 1 のバスを介して前記第 1 のプロセッサから通知される再生要求に応じて、前記デ  
コードされたストリームデータを前記ビデオ出力インタフェースから出力する手段とを含  
むことを特徴とする請求項 1 記載の情報処理装置。 40

**【請求項 6】**

前記情報処理装置はネットワークを介して端末に接続されており、  
前記第1のバスに接続され、前記ネットワーク上の端末との間の通信を実行する第3のプロセッサをさらに具備し、前記第3のプロセッサは、前記記憶装置に格納されたストリームデータを前記ネットワークを介して端末に送信する場合、前記第2のプロセッサに前記記憶装置から前記ストリームデータを読み出すことを指示するディスクアクセス要求を、前記第1のバスを介して前記第2のプロセッサに発行する手段を含むことを特徴とする請求項1記載の情報処理装置。

【請求項7】

表示用データを前記第2のプロセッサに転送する第4のバスをさらに具備し、  
前記第2のプロセッサは、  
外部のビデオモニタにビデオデータを出力するためのビデオ出力インタフェースと、  
前記第4のバスを介して前記第1のプロセッサから入力される表示用データを受信するインタフェースと、  
前記第1のバスを介して前記第1のプロセッサから通知される再生要求に応じて、前記第4のバスを介して前記第1のプロセッサから入力される表示用データを前記ビデオデータに変換する処理を実行する手段とを含むことを特徴とする請求項1記載の情報処理装置。

【請求項8】

前記受信装置と前記第2のプロセッサとの間を接続する制御バスをさらに具備し、  
前記受信装置は、ストリームデータから構成される放送コンテンツデータを受信するチューナユニットであり、  
前記第2のプロセッサは、  
前記第1のプロセッサから前記第1のバスを介して入力されるチャンネル選択要求に応じて、どのチャンネルの放送番組データを受信すべきであるかを示す制御情報を、前記制御バスを介して前記受信装置に送信する手段を含むことを特徴とする請求項1記載の情報処理装置。

【請求項9】

ストリームデータをディスク記憶装置に記録可能な情報処理装置であって、  
バスと、  
前記ディスク記憶装置に記録されたデータをファイルとして管理する第1のプロセッサと、  
外部から供給されるストリームデータを受信する受信装置と、  
前記第1のプロセッサから入力されるディスクアクセス要求に基づいて、前記バスを介して入力されるデータおよびファイル管理情報を前記ディスク記憶装置に書き込む処理および前記ディスク記憶装置に記憶されているファイルを構成するデータを前記バス上にデータを読み出す処理を実行する第2のプロセッサであって、前記ディスク記憶装置に接続された第1のインタフェースと、前記受信装置に接続された第2のインタフェースとを含み、  
前記第1のプロセッサからのディスクアクセス要求が前記ストリームデータを前記ディスク記憶装置に書き込むことを指示する場合、前記受信装置から前記第2のインタフェースに入力されるストリームデータおよび前記バスを介して前記第1のプロセッサから入力されるファイル制御情報を、前記第1のインタフェースを介して前記ディスク記憶装置に書き込む第2のプロセッサとを具備することを特徴とする情報処理装置。

【請求項10】

前記ストリームデータは放送コンテンツデータであり、  
前記受信装置は、放送コンテンツデータを受信するチューナユニットを含むことを特徴とする請求項9記載の情報処理装置。

【請求項11】

前記第2のプロセッサは、  
前記第1のプロセッサがアクセス可能なメモリアドレス空間内に割り当てられ、前記第2のインタフェースに入力される前記ストリームデータを一時的に格納するバッファメモリを含み、

前記第1のプロセッサは、  
前記バッファメモリに格納されたデータを前記ディスク装置に書き込むことを前記第2のプロセッサに指示するディスクアクセス要求を、前記バスを介して前記第2のプロセッサに通知する手段を含むことを特徴とする請求項9記載の情報処理装置。

【請求項12】

前記第2のプロセッサは、  
前記第1のプロセッサがアクセス可能なメモリアドレス空間内に割り当てられ、前記第2のインタフェースに入力される前記ストリームデータを一時的に格納するバッファメモリと、  
前記ストリームデータが格納された前記バッファメモリ上の格納位置を示すメモリアドレスと前記格納されたストリームデータのデータサイズを示すポインタ情報を、前記バスを介して前記第1のプロセッサに通知する手段とを含み、

前記第1のプロセッサは、  
前記第1のプロセッサから通知される前記ポインタ情報に基づいて、前記バッファメモリに格納されたストリームデータを前記ディスク装置に書き込むことを前記第2のプロセッサに指示するディスクアクセス要求を生成する手段と、  
前記生成されたディスクアクセス要求を前記バスを介して前記第2のプロセッサに通知する手段とを含むことを特徴とする請求項9記載の情報処理装置。

【請求項13】

前記受信装置によって受信されたストリームデータは、圧縮符号化されたビデオデータを 20  
含み、

前記第2のプロセッサは、  
外部のビデオモニタにビデオデータを出力するための第3のインタフェースと、  
前記バスを介して前記第1のプロセッサから通知されるデコード要求に応じて、前記受信装置によって受信されたストリームデータをデコードする手段と、  
前記バスを介して前記第1のプロセッサから通知される再生要求に応じて、前記デコードされたストリームデータを前記第3のインタフェースから出力する手段とを含むことを特徴とする請求項9記載の情報処理装置。

【請求項14】

前記情報処理装置はネットワークを介して端末に接続されており、 30  
前記バスに接続され、前記ネットワーク上の端末との間の通信を実行する第3のプロセッサをさらに具備し、前記第3のプロセッサは、前記ディスク記憶装置に格納されたストリームデータを前記ネットワークを介して端末に送信する場合、前記第2のプロセッサに前記ディスク記憶装置から前記ストリームデータを読み出すことを指示するディスクアクセス要求を、前記バスを介して前記第2のプロセッサに発行する手段を含むことを特徴とする請求項9記載の情報処理装置。

【請求項15】

前記第2のプロセッサは、  
外部のビデオモニタにビデオデータを出力するための第3のインタフェースと、  
前記第1のプロセッサから出力される表示用データを受信する第4のインタフェースと、 40  
前記バスを介して前記第1のプロセッサから通知される再生要求に応じて、前記第1のプロセッサから前記第4のインタフェースに入力される表示用データを前記ビデオデータに変換する処理を実行する手段とを含むことを特徴とする請求項9記載の情報処理装置。

【請求項16】

前記受信装置と前記第2のプロセッサとの間を接続する制御バスをさらに具備し、  
前記受信装置は、ストリームデータから構成される放送コンテンツデータを受信するチューナユニットであり、  
前記第2のプロセッサは、  
前記第1のプロセッサからのチャンネル選択要求に応じて、どのチャンネルの放送番組データを受信すべきであるかを示す制御情報を、前記制御バスを介して前記受信装置に送信する 50

手段を含むことを特徴とする請求項 9 記載の情報処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は情報処理装置に関し、特に放送番組データなどのストリームデータをディスク記憶装置に記録可能な情報処理装置に関する。

【0002】

【従来の技術】

近年、マルチメディア機能を持つ、パーソナルコンピュータ、ゲーム機などのような情報処理装置が開発されている。これら情報処理装置は、ビデオ、オーディオなどの様々なコンテンツデータを処理することができる。

【0003】

最近では、パーソナルコンピュータ、ゲーム機、TV、オーディオ機器、などの家庭内の各種電子機器同士を融合させるためのホームネットワークシステムの開発が進められている。

【0004】

ホームネットワークシステムにおいては、様々なコンテンツデータがホームサーバに蓄積される。ホームサーバに蓄積されたコンテンツデータは、ネットワーク等を介してホームサーバに接続された各機器で利用することが出来る。

【0005】

例えば、特開 2001-358966 号公報には、選局装置で受信されたTV放送番組の送信サービスとインターネット閲覧サービスを行うシステムが開示されている。

【0006】

【発明が解決しようとする課題】

このように、ホームサーバにおいては、例えば、放送コンテンツ、ストリーミング技術を用いたインターネットコンテンツ、のような様々なストリームデータを扱うことが要求される。しかし、ストリームデータはそのデータサイズが膨大であるため、ある特定のストリームデータの転送のためにホームサーバ内のバスが専有されてしまう危険がある。

【0007】

ここで、TVチューナによって受信された放送コンテンツのストリームデータをディスク記憶装置などの記憶装置に記録する場合を想定する。この場合、TVチューナからCPUへのストリームデータの転送と、CPUから記憶装置に向けたストリームデータの転送とが必要となる。このため、同じストリームデータがバス上に2回流れる。これは、バストラフィックの増大を引き起こし、ホームサーバの性能を著しく低下させる。

【0008】

本発明は上述の事情を考慮してなされたものであり、バストラフィックの増大を招くことなく、ストリームデータを効率よく処理することが可能な情報処理装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

上述の課題を解決するため、本発明は、ストリームデータを記憶装置に記録可能な情報処理装置において、前記記憶装置に記録されたデータをファイルとして管理する第1のプロセッサと、外部から供給されるストリームデータを受信する受信装置と、前記受信装置によって受信された前記ストリームデータを転送する第2のバスと、前記第1のプロセッサから第1のバスを介して入力されるアクセス要求に応じて、前記第2のバスを介して前記受信装置から入力されるストリームデータおよび前記第1のバスを介して前記第1のプロセッサから入力されるファイル制御情報を、前記記憶装置に接続された第3のバスを介して前記記憶装置に記憶する第2のプロセッサとを具備したことを特徴とする。

【0010】

この情報処理装置においては、第1および第2のプロセッサ間の通信等の各種データの授

受に使用される第1のバスに加え、受信装置によって受信されたストリームデータを第1のバスを介さずに受信装置から第2のプロセッサに入力するための第2のバスが設けられている。この第2のバスを介してストリームデータを第2のプロセッサに入力し、且つ第1のプロセッサからのファイル制御情報を第1のバスを介して第2のプロセッサに入力することにより、第1のプロセッサの制御の下に、ストリームデータを第1のバスを介さずに記憶装置にファイルとして記録することが可能となる。

【0011】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態を説明する。

図1には、本発明の一実施形態に係る情報処理装置を用いたホームネットワークシステム 10の構成が示されている。情報処理装置はホームサーバ11として機能する。ホームサーバ11は、ホームネットワークシステムを構築するために用いられるサーバであり、家庭内の各種電子機器、すなわち、各パーソナルコンピュータ（PC）3、カメラなどの各種IEEE1394デバイス5、およびTV受像機6、などに接続されている。

【0012】

ホームサーバ11と各パーソナルコンピュータ（PC）3は有線または無線のLAN2を介して接続されており、またホームサーバ11と各種IEEE1394デバイス5はIEEE1394バス4を介して接続されている。

【0013】

ホームサーバ11は、各パーソナルコンピュータ（PC）3に対して、例えばTV番組の 20ような放送コンテンツの視聴、およびインターネット閲覧等に関するサービスを提供する。

【0014】

すなわち、ホームサーバ11は、各パーソナルコンピュータ3をインターネット1に接続し、インターネット1上のWEBサイトとパーソナルコンピュータ3との間のデータの送受信を行う。さらに、ホームサーバ11は、TV放送受信アンテナ7に接続されており、例えばBS、CS等の衛星放送によって提供されるTV番組などの放送コンテンツデータを受信することが出来る。ホームサーバ11によって受信された放送コンテンツデータはTV受像機6で再生できる他、LAN2を介して各パーソナルコンピュータ3に送信することが出来る。 30

【0015】

図2には、ホームサーバ11のシステム構成が示されている。ホームサーバ11には、CPU111、ノースブリッジ112、メモリ113、TVチューナ114、ストリームプロセッサ115、ディスク記憶装置117、ネットワークプロセッサ118、およびIEEE1394プロセッサ119等が設けられている。

【0016】

CPU111はこのホームサーバ11の動作を制御するプロセッサであり、ディスク記憶装置117からメモリ113にロードされるオペレーティングシステムおよび各種アプリケーションプログラムを実行する。オペレーティングシステムはファイルシステムを有しており、ディスク記憶装置117に記録される各種コンテンツデータそれぞれをファイル 40として管理する。ディスク記憶装置117に対するデータの書き込みおよび読み出しの制御は、CPU111によって実行される。CPU111はノースブリッジ112を介してPCIバス100に接続されている。このPCIバス100は、それに接続されたデバイス間の各種データ転送に使用されるバスである。

【0017】

TVチューナ114は、BS、CS等の衛星放送によって提供される、TV番組などの放送コンテンツデータを受信する受信装置である。衛星放送によって提供される放送コンテンツデータは、MPEG2トランスポートストリーム（TS）と称される圧縮符号化されたストリームデータから構成されている。TVチューナ114は、ストリームデータ（TS）を転送するための専用バス（TSバス）101を介して、ストリームプロセッサ11 50

5に接続されている。

【0018】

TVチューナ114によって受信されたストリームデータ(TS)は、TSバス101を介してストリームプロセッサ115に転送される。また、TVチューナ114は、I<sup>2</sup>Cバス102を介してストリームプロセッサ115に接続されている。I<sup>2</sup>Cバス102は、ストリームプロセッサ115からTVチューナ114を制御するための制御バスとして使用される。例えば、どのチャネルのTV番組を受信すべきであることを示す制御情報などが、I<sup>2</sup>Cバス102を介してストリームプロセッサ115からTVチューナ114に送られる。

【0019】

ストリームプロセッサ115は、ストリームデータに関する処理を実行するために設けられたプロセッサである。ストリームプロセッサ115は、MPU401を内蔵している。MPU401は、ディスク記憶装置117を制御するためのドライバプログラム、およびストリームデータを処理するためのドライバプログラムなどを実行する。

【0020】

ストリームプロセッサ115は、CPU111との間でプロセッサ間通信を実行しながら動作する。ストリームプロセッサ115は、PCIバス100を介してCPU111から通知されるディスクアクセス要求に基づき、PCIバス100バスを介して入力されるデータおよびそのデータをファイルとして管理するためのファイル管理情報をディスク記憶装置117に書き込む処理、およびディスク記憶装置117からPCIバス100上にフ

【0021】

ファイル管理情報は、ファイルを構成する各データのディスクアドレス、アクセス権情報、等を含む。例えば、UNIX(R)のファイルシステムにおいては、ファイル管理情報はiノードに相当する。iノードは、それに対応する個々のファイル/ディレクトリを管理するためのデータ構造である。1つのファイルに対して1つのiノードが存在する。CPU111は、iノードリストを用いて、ディスク記憶装置117に記憶されている各ファイルを管理する。iノードリストは、ディスク記憶装置117に記憶されている全てのファイルそれぞれに対応するiノードの集合である。ディスク記憶装置117に記憶されている各iノードは、それに対応するiノード番号によって参照される。iノード番号は個々のファイルを一意に識別するためのファイル識別子である。iノード番号は、対応するファイルのiノードを、そのファイル名等から索引するためのインデックスとして使用される。通常、ファイル名とiノード番号は一対一で対応付けられている。

【0022】

ディスク記憶装置117との間のデータの入出力は、通常は、PCIバス100経由で行われるが、放送コンテンツデータをディスク記憶装置117に書き込む場合には、ディスク記憶装置117に書き込むべきデータは、TSバス101を介してTVチューナ114からストリームプロセッサ115に転送される。PCIバス100は使用されない。PCIバス100を介してCPU111からストリームプロセッサ115に転送されるのは、放送コンテンツデータをファイルとして管理するためのファイル管理情報のみである。

【0023】

ストリームプロセッサ115には、メモリ116が接続されている。このメモリ116は、ストリームプロセッサ115によって実行される各プログラムのワークエリアとして使用される他、TVチューナ114から転送されるストリームデータを一時的に保持するバッファメモリとして使用される。

【0024】

メモリ116は、CPU111がアクセス可能なメモリアドレス空間の一部に割り当てられている。つまり、メモリ116はストリームプロセッサ115とCPU111とによって共有されており、ストリームプロセッサ115とCPU111との間のプロセッサ間通信はメモリ116を通じて行われる。もちろん、PCIバス100あるいは専用のプロセ



ッサ間バスを介して、メッセージを授受することによって、ストリームプロセッサ115とCPU111との間のプロセッサ間通信を実行することも出来る。

【0025】

さらに、ストリームプロセッサ115は、CPU111からの指示に従い、ディスク記憶装置117に記録された放送コンテンツのストリームデータをデコードおよび再生する機能を有している。ストリームプロセッサ115は、まず、放送コンテンツのストリームデータに含まれるビデオデータをデコードする。そして、ストリームプロセッサ115は、デコードされたビデオデータをTV出力用のビデオ信号に変換した後に、ビデオ出力端子300からTV受像機6に供給する。放送コンテンツのストリームデータに含まれるオーディオデータについても同様にしてデコードおよび再生処理され、オーディオデータに対応する音信号がオーディオ出力端子301を通じてTV受像機6または他のオーディオ機器に供給される。 10

【0026】

ストリームプロセッサ115がデコード及び再生可能なストリームデータは、MP EG 2トランスポートストリーム(TS)である。

【0027】

ディスク記憶装置117はハードディスクドライブから構成されており、IDEバスを介してストリームプロセッサ115に接続されている。ディスク記憶装置117は、様々なコンテンツデータ(放送コンテンツ、インターネットコンテンツ、その他)の記録に使用される。ディスク記憶装置117に記録されているどのコンテンツデータもCPU111 20によってファイルとして管理されているので、CPU111は、ディスクアクセス要求をストリームプロセッサ115に発行することによって、任意のコンテンツのファイルをディスク記憶装置117から読み出すことが出来る。

【0028】

上述したように、TV番組などの放送コンテンツデータの再生処理はストリームプロセッサ115によって実行されるが、例えばストリーミング技術を利用したインターネットコンテンツのようなストリームデータの再生処理は、CPU111によって実行される。具体的には、CPU111によって実行されるWEBブラウザまたはそれにプラグインされたプログラムが、インターネットコンテンツの再生処理を実行する。 30

【0029】

このように、ホームサーバ11においては、互いにデータ形式が異なる2種類のストリームデータ(放送コンテンツとインターネットコンテンツ)が扱われる。どちらのタイプのストリームデータも、TV受像機6で視聴することが出来る。

【0030】

ここで、インターネットコンテンツのストリームデータをTV受像機6で視聴する場合を想定する。インターネットコンテンツのストリームデータは、CPU111によってデコードされた後に、ノースブリッジ112に内蔵されているグラフィクスコントローラ201に送られる。グラフィクスコントローラ201は、デコードされたストリームデータを表示用のビデオ信号(例えばRGB信号)に変換し、それをビデオバス103を介してストリームプロセッサ115に送信する。ストリームプロセッサ115は、ビデオバス10 403を介して入力されたビデオ信号をTV出力用のビデオ信号に変換して、ビデオ出力端子300から出力する。

【0031】

また、ディスク記憶装置117はネットワークドライブとしても利用することが出来る。この場合、ディスク記憶装置117に記録されている各コンテンツデータを、LAN2上の各パーソナルコンピュータ3から参照することが出来る。

【0032】

ネットワークプロセッサ118は、ホームサーバ11をLAN2およびインターネット1にそれぞれ接続するための通信制御専用のプロセッサであり、ルータおよびアクセスポイントとして機能する。ネットワークプロセッサ118は、PCIバス100に接続されて 50

いる。

【0033】

ネットワークプロセッサ118は、インターネット1に接続するためのWANコネクタ302と、LAN2に接続するためのLANコネクタ303を有している。ネットワークプロセッサ118もMPUを内蔵しており、必要に応じてCPU111およびストリームプロセッサ115それぞれとの間のプロセッサ間通信を行うことが出来る。

【0034】

ネットワークプロセッサ118は、ストリームプロセッサ115との間のプロセッサ間通信によって、ディスク記憶装置117にファイルとして格納されている各コンテンツデータをストリームプロセッサ115から取得することが出来る。すなわち、ディスク記憶装置117に格納されたコンテンツデータをLAN2上のパーソナルコンピュータ3に送信する場合、ネットワークプロセッサ118は、PCIバス100を介してストリームプロセッサ115にディスクアクセス要求を発行する。これにより、ネットワークプロセッサ118は、パーソナルコンピュータ3から要求された放送コンテンツ等のストリームデータを、ディスク記憶装置117から読み出して、要求元のパーソナルコンピュータ3に送信することが出来る。

【0035】

IEEE1394プロセッサ119は、ホームサーバ11と各I394デバイス5との間の通信を制御するためのプロセッサであり、PCIバス100に接続されている。IEEE1394プロセッサ119もMPUを内蔵しており、必要に応じてCPU111およびストリームプロセッサ115それぞれとの間のプロセッサ間通信を行うことが出来る。

【0036】

IEEE1394プロセッサ119は、ストリームプロセッサ115との間のプロセッサ間通信によって、ディスク記憶装置117に格納されたコンテンツデータをストリームプロセッサ115から取得することが出来る。すなわち、ディスク記憶装置117に格納されたコンテンツデータを1394バス4上のIEEE1394デバイス5に送信する場合、IEEE1394プロセッサ119は、PCIバス100を介してストリームプロセッサ115にディスクアクセス要求を発行する。これにより、IEEE1394プロセッサ119は、IEEE1394デバイス5から要求された放送コンテンツ等のストリームデータを、ディスク記憶装置117から読み出して、要求元のIEEE1394デバイス5に送信することが出来る。

【0037】

図3には、ストリームプロセッサ115の内部構成が示されている。

【0038】

ストリームプロセッサ115の内部バス400には、上述のMPU401に加え、図示のように、メモリコントローラ402、IDEコントローラ403、MPEG2デコーダ404、グラフィクスコントローラ405、オーディオコントローラ407、ストリーム受信インタフェース408、I<sup>2</sup>Cインタフェース409、およびPCIバスインタフェース410が接続されている。

【0039】

メモリコントローラ402およびIDEコントローラ403は、それぞれ上述のメモリ116およびディスク記憶装置117を制御する。MPEG2デコーダ404は、MPEG2トランスポートストリームをデコードする。このデコード処理においては、まず、MPEG2トランスポートストリームからビデオデータとオーディオデータが分離され、次いで、ビデオデータのデコード処理とオーディオデータのデコード処理とが実行される。

【0040】

グラフィクスコントローラ405は、MPEG2デコーダ404によってデコードされたビデオデータを、TV出力用のビデオ信号（例えば、デジタルビデオ、アナログビデオ、DVI等）に変換する。NTSC方式のTV受像機を使用する場合には、グラフィクスコントローラ405によって得られたビデオ信号は、NTSCエンコーダ411によってN

T S C信号に変換される。

【0041】

また、グラフィクスコントローラ405には、RGBインタフェース406が接続されている。RGBインタフェース406は、ビデオバス103を介して入力されるビデオデータ(RGB)を受信するインタフェースである。RGBインタフェース406によって受信されたビデオデータ(RGB)はグラフィクスコントローラ405に送られ、そこでTV出力用のビデオ信号(例えば、デジタルビデオ、アナログビデオ、DVI等)に変換される。

【0042】

オーディオコントローラ407は、MPEG2デコーダ404によってデコードされたオーディオデータを音データに変換する音源デバイスである。オーディオコントローラ407によって得られた音データはD/Aコンバータ(DAC)412によってデジタル信号からアナログ信号に変換された後に、オーディオ出力端子301から出力される。

【0043】

ストリーム受信インタフェース408は、TSバスを介してTVチューナ114から入力されるストリームデータを受信するインタフェースである。ストリーム受信インタフェース408によって受信されたストリームデータは、メモリコントローラ402によってメモリ116に書き込まれる。I<sup>2</sup>Cインタフェース409は、I<sup>2</sup>Cバス102を介してチャンネル選択用の制御情報をTVチューナ114に送信する。PCIバスインタフェース410はPCIバス410と内部バス400とを繋ぐインタフェースである。

【0044】

次に、図4乃至図6を参照して、ホームサーバ11内におけるコンテンツデータの流れについて説明する。

【0045】

図4には、放送コンテンツデータを受信してからディスク記憶装置117に記録するまでのデータの流れが示されている。

【0046】

TVチューナ114によって受信された放送コンテンツのストリームデータは、TSバス101を介してストリームプロセッサ115に転送される。このストリームデータは、ストリームプロセッサ115に接続されたメモリ116にバッファリングされる。そして、バッファリングされたストリームデータは、CPU111から通知されるディスクアクセス要求に基づき、ディスク記憶装置117にファイルとして書き込まれる。このディスクアクセス要求には、ライトデータの所在を示すメモリアドレス、ライトデータのデータサイズ、および書き込み先のディスクアドレス(セクタ番号)、等が含まれている。ストリームデータをファイルとして管理するためのファイル管理情報は、PCIバス100を介してCPU111からストリームプロセッサ115に送られる。このファイル管理情報は、ディスク記憶装置117のiノードリスト領域に書き込まれる。

【0047】

図5には、ディスク記憶装置117とCPU111との間のデータの流れが示されている。

【0048】

上述のように、ディスク記憶装置117に記録されたコンテンツは全てCPU111によってファイルとして管理されている。よって、CPU111は、コンテンツの種類に関係なく、全てのデータをディスク記憶装置117との間で授受する事が出来る。具体的には、CPU111は、ディスク記憶装置117から読み取ったiノードリストから、各ファイル毎にそれを構成するデータの格納位置を示すディスクアドレスを認識し、そのディスクアドレスからのデータの読み出しを指示するディスクアクセス要求をPCIバス100を介してストリームプロセッサ115に通知する。

【0049】

ストリームプロセッサ115によってディスク記憶装置117から読み出されたデータは

10

20

30

40

50

、P C Iバス100を介してメモリ113またはC P U111に転送される。また、ディスク記憶装置117に書き込むべきデータは、メモリ113またはC P U111からP C Iバス100を介してストリームプロセッサ115に送られる。

【0050】

図6には、ディスク記憶装置117に記憶された放送コンテンツデータをL A N 2上のパーソナルコンピュータ3に送信する場合のデータの流れが示されている。

【0051】

ネットワークプロセッサ118はストリームプロセッサ115と同様にC P U111とは独立したプロセッサであるので、ストリームプロセッサ115は、ネットワークプロセッサ118に対して、データの読み出しを指示するディスクアクセス要求を発行することができる。読み出し対象のファイルを構成するデータのディスクアドレスは、iノードリストから認識することが出来る。iノードリストは、ストリームプロセッサ115自身がディスク記憶装置117から直接取得することも出来るが、C P U111を介して取得しても良い。

【0052】

ネットワークプロセッサ118からのディスクアクセス要求は、P C Iバス100を介してストリームプロセッサ115に送られる。ストリームプロセッサ115によってディスク記憶装置117から読み出された放送コンテンツのストリームデータは、P C Iバス100を介してネットワークプロセッサ118に送られる。ネットワークプロセッサ118は、ストリームデータをパケット化して、L A N 2上のパーソナルコンピュータ3に送信する。

【0053】

このように、ディスク記憶装置117から読み出されたストリームデータは、C P U111またはメモリ113を経由することなく、ネットワークプロセッサ118に送られる。放送コンテンツのストリームデータのみならず、ディスク記憶装置117に記録された全てのコンテンツデータを、同様の手順で、ストリームプロセッサ115からネットワークプロセッサ118に転送することが出来る。

【0054】

次に、図7を参照して、放送コンテンツデータをディスク記憶装置117に記録する場合においてC P U111とストリームプロセッサ115との間で実行されるプロセッサ間通信について説明する。

【0055】

アプリケーションプログラム501、ストリーム制御ドライバ502、ファイルシステム503、およびディスクドライバ504は、C P U111によって実行されるソフトウェアである。また、通信インタフェース601、ストリーム制御スレッド602、およびストレージ制御スレッド603は、ストリームプロセッサ115によって実行されるソフトウェアである。

【0056】

アプリケーションプログラム501は、放送コンテンツの録画を制御するプログラムである。アプリケーションプログラム501は、受信すべきチャンネル番号を示すチャンネル指示をストリーム制御ドライバ502を通じてストリームプロセッサ115に通知する処理、およびファイルシステム503に対してストリームデータの保存を依頼する処理等を実行する。

【0057】

C P U111によって実行されるストリーム制御ドライバ502およびディスクドライバ504は、ストリームプロセッサ115によって実行される通信インタフェース601と通信する。

【0058】

ストリーム制御ドライバ502からのチャンネル指示は、通信インタフェース601を介してストリーム制御スレッド602に送られる。ストリーム制御スレッド602は、ストリ

ーム受信インタフェース408、I<sup>2</sup>Cインタフェース409、およびメモリコントローラ402を制御することによって、TVチューナ114からストリームデータを受信する処理、および受信したストリームデータをバッファメモリ701に格納する処理を実行する。チャンネル指示は、I<sup>2</sup>Cインタフェース409およびI<sup>2</sup>Cバス102を介して、TVチューナ114に送信される。

#### 【0059】

バッファメモリ701は、メモリ116上に確保された記憶領域である。バッファメモリ701は、図8に示すように、複数のバッファエリア(#1~#n)を含む。これら複数のバッファエリア(#1~#n)は論理的にリング状に接続されており、ストリームデータを格納先すべきバッファエリアは、#1, #2, …#n, #1, …のように順番に切り替えられる。 10

#### 【0060】

ストリーム制御スレッド602は、現在格納先として使用されているバッファエリア#1の空きサイズが一定値以下になると、格納先のバッファエリアをバッファエリア#2に切り替える。そして、ストリーム制御スレッド602は、バッファエリア#1のメモリアドレス(P1)とそのバッファエリア#1に記憶されているストリームデータのデータサイズとを含むポインタ情報を、通信インタフェース601を介して、CPU111に通知する。

#### 【0061】

ポインタ情報は、ストリーム制御ドライバ502を介してアプリケーションプログラム501に送られる。アプリケーションプログラム501は、ポインタ情報によって、ディスク記憶装置117に書き込むべきライトデータの所在およびそのデータサイズを認識することが出来る。ポインタ情報は、アプリケーションプログラム501からファイルシステム503に通知される。 20

#### 【0062】

ファイルシステム503は、ディスクドライバ504と共同して、バッファメモリ701上の該当するデータをディスク記憶装置117に書き込むことを指示するディスクアクセス要求を、ポインタ情報に基づいて生成する。このディスクアクセス要求には、ライトデータのメモリアドレスおよびそのデータサイズに加え、書き込み先のセクタ番号を示すディスクアドレスが含まれる。生成されたディスクアクセス要求は、ストリームプロセッサ115に通知される。 30

#### 【0063】

ストリームプロセッサ115においては、ディスクアクセス要求は、通信インタフェース601を介してストレージ制御スレッド603に送られる。ストレージ制御スレッド603は、IDEコントローラ403を制御することによって、ディスク記憶装置117に対するデータの書き込み処理、およびディスク記憶装置117からのデータの読み出し処理を実行するプログラムである。

#### 【0064】

ストレージ制御スレッド603は、上述のディスクアクセス要求を受けた場合、そのディスクアクセス要求に含まれるメモリアドレスおよびデータサイズによって指定されるメモリ116上の書き込みデータを、当該ディスクアクセス要求に含まれるディスクアドレスで指定されるセクタに書き込む処理を実行する。この書き込み処理では、バッファメモリ701に保持されているデータがディスク記憶装置117に書き込まれる。 40

#### 【0065】

さらに、ストレージ制御スレッド603は、ファイルシステム503からPCIバス100を通じて通知されるファイル管理情報を、ディスク記憶装置117のiノードリスト領域に書き込む処理を実行する。これにより、ストリームデータをファイルとして管理することができる。

#### 【0066】

図9には、CPU111によって実行されるソフトウェアスタックとストリームプロセッ 50

サ 1 1 5 によって実行されるソフトウェアスタックとの関係が示されている。

【0067】

ストリームプロセッサ 1 1 5 においては、上述のストリーム制御スレッド 6 0 2、およびストレージ制御スレッド 6 0 3 に加え、デコードスレッド 6 0 4、およびグラフィクススレッド 6 0 5 も実行される。デコードスレッド 6 0 4 は、MPEG 2 デコーダ 4 0 4 を用いて、MPEG 2 トランスポートストリームをデコードする処理を実行するプログラムである。このデコード処理は、CPU 1 1 1 によって実行されるデコード制御ドライバ 6 0 6 から通知されるデコード指示に基づいて実行される。グラフィクススレッド 6 0 5 は、グラフィクスコントローラ 4 0 5 を用いて、デコードされたビデオデータから TV 表示用のビデオ信号を生成するためのビデオ再生処理を実行するプログラムである。このビデオ再生処理は、CPU 1 1 1 によって実行されるグラフィクスドライバ 6 0 6 から通知される再生指示に基づいて実行される。 10

【0068】

ストリームプロセッサ 1 1 5 によって実行される 4 つのスレッド、すなわち、ストリーム制御スレッド 6 0 2、ストレージ制御スレッド 6 0 3、デコードスレッド 6 0 4、およびグラフィクススレッド 6 0 5 はそれぞれ独立して動作する。メモリ 1 1 6 上には、ストリーム制御スレッド 6 0 2、ストレージ制御スレッド 6 0 3、デコードスレッド 6 0 4、およびグラフィクススレッド 6 0 5 それぞれに対応するバッファメモリが割り当てられている。これらストリーム制御スレッド 6 0 2、ストレージ制御スレッド 6 0 3、デコードスレッド 6 0 4、およびグラフィクススレッド 6 0 5 は、対応するバッファメモリを介して 20、ストリーム制御ドライバ 5 0 2、ファイルシステム 5 0 3、デコード制御ドライバ 6 0 6、およびグラフィクスドライバ 6 0 7 と通信する。

【0069】

次に、図 10 のフローチャートを参照して、放送コンテンツデータをディスク記憶装置 1 1 7 に記録する処理の手順について説明する。

【0070】

まず、CPU 1 0 1 は、受信すべき放送コンテンツデータのチャンネル番号を示すチャンネル指示を、PCI バス 1 0 0 を介してストリームプロセッサ 1 1 5 に通知する（ステップ S 1 0 1）。ストリームプロセッサ 1 1 5 は、CPU 1 0 1 から受けたチャンネル指示に基づき、どのチャンネルの放送コンテンツデータを受信すべきであることを示す制御情報を、I<sup>2</sup> 30 C バス 1 0 2 を介して TV チューナ 1 1 4 に送信し、これによって TV チューナ 1 1 4 が受信すべきチャンネルを選択する（ステップ S 1 1 1）。TV チューナ 1 1 4 は選択されたチャンネルの放送コンテンツデータを受信し、その受信した放送コンテンツデータを構成するストリームデータを TS バス 1 0 1 を介してストリームプロセッサ 1 1 5 に送信する。

【0071】

ストリームプロセッサ 1 1 5 は、TV チューナ 1 1 4 から送信されるストリームデータをストリーム受信インタフェース 4 0 8 を用いて受信し、その受信したストリームデータを、メモリ 1 1 6 上に確保された複数のバッファメモリに順次書き込む（ステップ S 1 1 2、S 1 1 3）。現在書き込み先として選択されているバッファメモリがストリームデータで満たされるたびに、ストリームプロセッサ 1 1 5 は、書き込み先のバッファメモリを、 40 現在書き込み先として選択されているバッファメモリから次のバッファメモリに切り替えると共に、上述のポインタ情報を PCI バス 1 0 0 を介して CPU 1 1 1 に通知する（ステップ S 1 1 4）。

【0072】

CPU 1 1 1 は、ストリームプロセッサ 1 1 5 からポインタ情報を取得すると（ステップ S 1 0 2）、その取得したポインタ情報に基づいて、バッファメモリに蓄積されたデータをディスク記憶装置 1 1 7 に書き込むことを指示するディスクアクセス要求を生成し、そのディスクアクセス要求を PCI バス 1 0 0 を介してストリームプロセッサ 1 1 5 に通知する（ステップ S 1 0 3）。

【0073】

ストリームプロセッサ115は、CPU111からのディスクアクセス要求に基づき、バッファメモリ上のデータをディスク記憶装置117に書き込む処理を実行する（ステップS115）。このステップS115においては、PCIバス100を通じてCPU111からストリームプロセッサ115に通知されるファイル管理情報をディスク記憶装置117に書き込む処理も実行される。

【0074】

次に、図11のフローチャートを参照して、ディスク記憶装置117に記録されている放送コンテンツデータをデコードおよび再生する処理について説明する。

【0075】

CPU111は、iノードリストに基づいて、再生対象の放送コンテンツデータをディスク記憶装置からバッファメモリに読み出すことを指示するディスクアクセス要求を生成し、それをPCIバス100を介してストリームプロセッサ115に通知する（ステップS201）。ストリームプロセッサ115は、CPU111からのディスクアクセス要求に基づき、ディスク記憶装置117からデコードおよび再生対象の放送コンテンツデータを構成するストリームデータを読み出し、それをバッファメモリに書き込む（ステップS213）。 10

【0076】

この後、CPU111は、PCIバス100を介して、デコード指示および再生指示をそれぞれストリームプロセッサ115に通知する（ステップS202、S203）。 20

【0077】

ストリームプロセッサ115は、CPU111からのデコード指示に基づき、バッファメモリ上のストリームデータをデコードし（ステップS213）、そしてCPU111からの再生指示に基づき、デコードされたストリームデータをTV受像機6から再生出力するためのビデオ信号に変換する処理（グラフィクス処理）を実行する（ステップS214）。 30

【0078】

なお、ストリームプロセッサ115は、ディスク記憶装置117に記憶された放送コンテンツデータをデコードおよび再生するだけでなく、TVチューナ114によって受信された放送コンテンツデータをリアルタイムにデコードおよび再生することも可能である。 40

【0079】

以上のように、本実施形態のホームサーバ11においては、ディスク記憶装置117に記録されたデータをファイルとして管理するCPU111に加え、ディスク記憶装置117に接続された第1のインタフェースとTVチューナ114に接続された第2のインタフェースとを有するストリームプロセッサ115が設けられている。ストリームプロセッサ115は、CPU111からのディスクアクセス要求に応じて、ディスク記憶装置117へのデータの書き込みおよびディスク記憶装置117からのデータの読み出しを実行する。このストリームプロセッサ115を用いることにより、CPU111の制御の下に、TVチューナ114によって受信されたストリームデータをPCIバス100を介さずにディスク記憶装置117にファイルとして記録することが可能となる。 40

【0080】

なお、本発明は、上記実施形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。更に、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件から幾つかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題が解決でき、発明の効果の欄で述べられている効果が得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

【0081】

【発明の効果】

以上説明したように、本発明によれば、パストラフィックの増大を招くことなく、ストリ 50

ームデータを効率よく処理することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係るホームネットワークシステムの構成を示すブロック図

。

【図2】図1のホームネットワークシステムで使用されるホームサーバの構成を示すブロック図。

【図3】図2のホームサーバに設けられたストリームプロセッサの構成を示すブロック図

。

【図4】図2のホームサーバにおいて放送コンテンツデータを受信してからディスク記憶装置に記録するまでのデータの流れを示す図。

10

【図5】図2のホームサーバにおけるディスク記憶装置とCPUとの間のデータの流れを示す図。

【図6】図2のホームサーバにおいてディスク記憶装置に記憶されている放送コンテンツデータをLAN上のパーソナルコンピュータに送信する場合のデータの流れを示す図。

【図7】図2のホームサーバ内に設けられたCPUとストリームプロセッサとの間で実行されるプロセッサ間通信を説明するための図。

【図8】図2のホームサーバ内に設けられたストリームプロセッサのバッファメモリを説明するための図。

【図9】図2のホームサーバ内に設けられた、CPUによって実行されるソフトウェアスタックとストリームプロセッサ1によって実行されるソフトウェアスタックとの関係を示す図。

20

【図10】図2のホームサーバによって実行されるストリームデータの記録処理の手順を示すフローチャート。

【図11】図2のホームサーバによって実行されるストリームデータのデコードおよび再生処理の手順を示すフローチャート。

【符号の説明】

11…ホームサーバ

100…PCIバス

101…TSバス

111…CPU

30

115…ストリームプロセッサ

117…ディスク記憶装置

118…ネットワークプロセッサ

119…IEEE1394プロセッサ

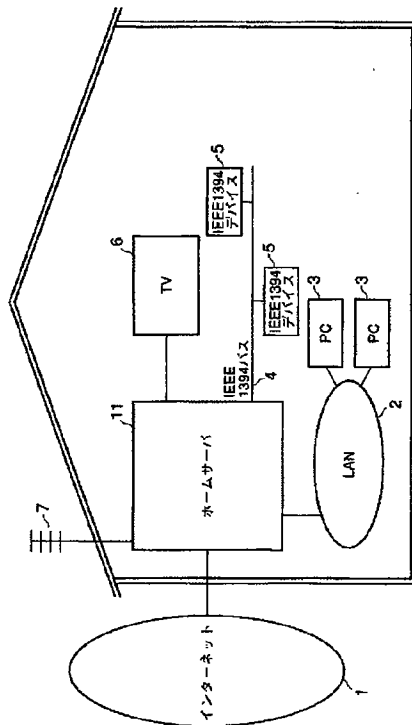
113, 116…メモリ

401…MPU

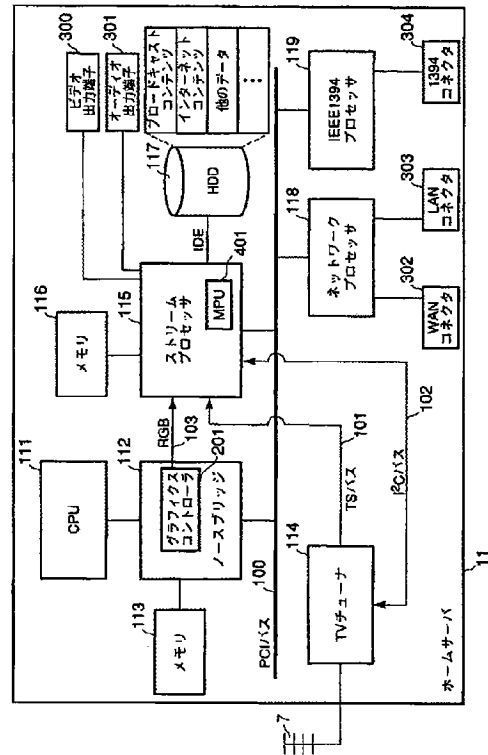
403…IDEコントローラ



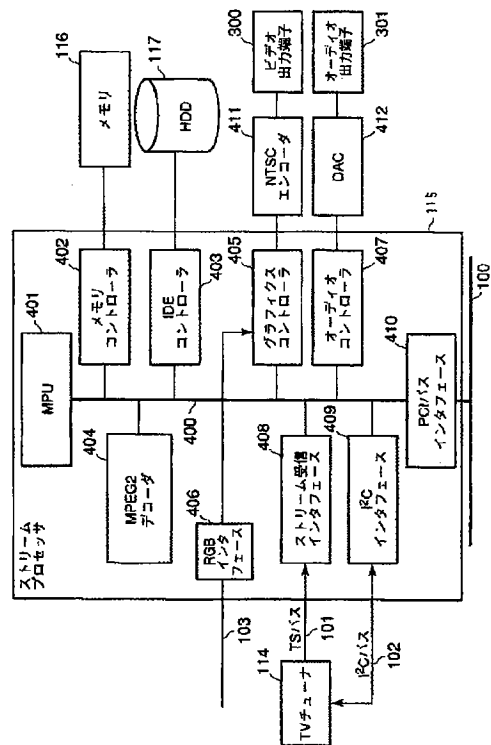
【図 1】



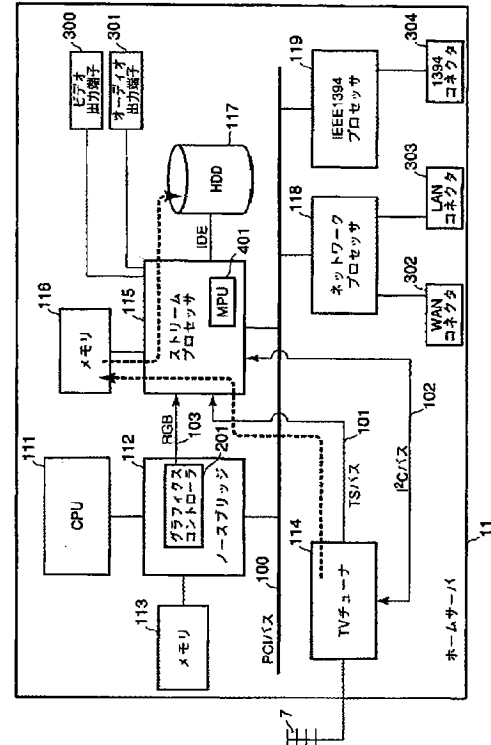
【図 2】



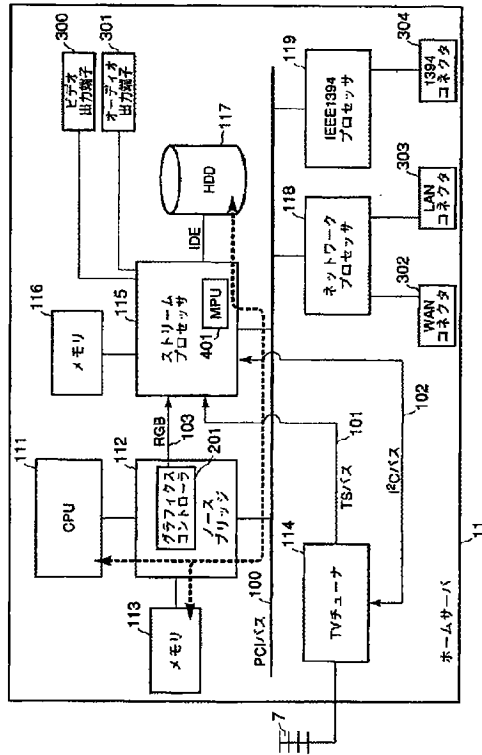
【図 3】



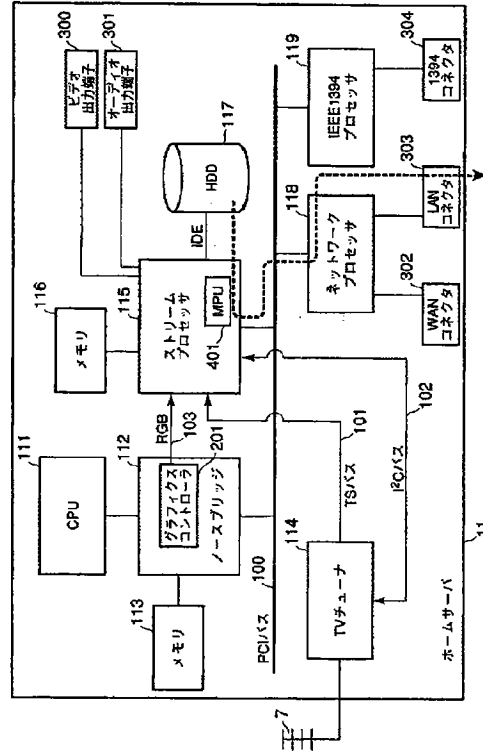
【図 4】



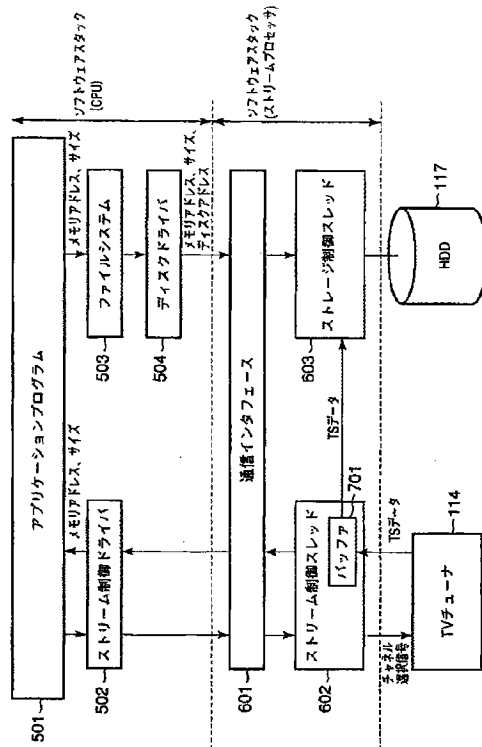
【図 5】



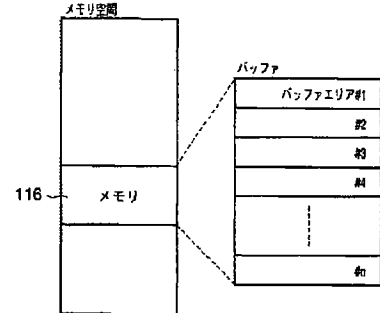
【図 6】



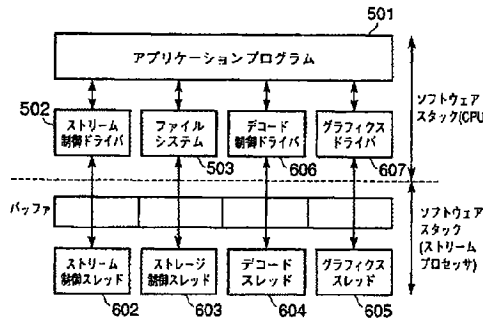
【図 7】



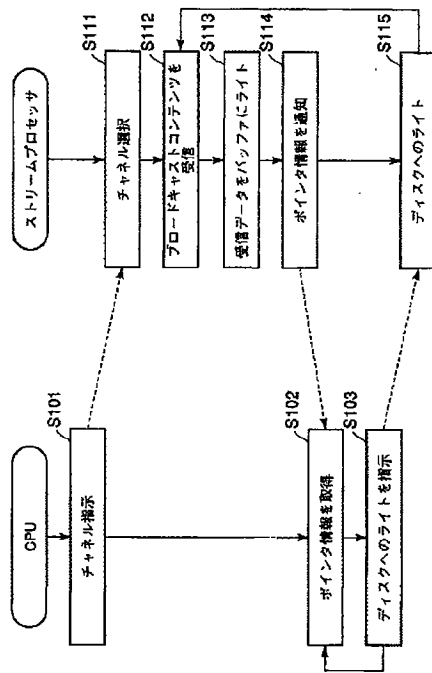
【図 8】



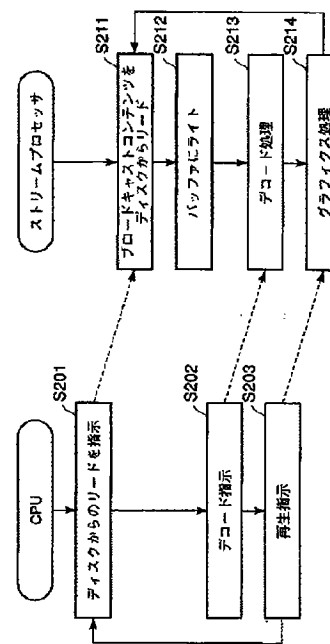
【図 9】



【図10】



【図11】



---

フロントページの続き

(74)代理人 100070437

弁理士 河井 将次

(72)発明者 石橋 泰博

東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

Fターム(参考) 5C052 AA01 AB02 AB04 DD04 EE02 EE03

5D044 AB05 AB07 BC01 CC05 EF03 GK12 HL02